

Oferta de disciplina obrigatória no formato presencial para período letivo 2025-2

Título : Oferta de disciplina obrigatória no formato presencial para período letivo 2025-2

Disciplina : TET-00.347 – Circuitos Digitais para Ciência da Computação

Carga horária : Teórica = 34 horas / Prática = 34 horas

Professor : Prof. Alexandre Santos de la Vega (UFF/TCE/TET)

Execução : 18/08/2025 a 18/12/2025

Motivação: Em Computação, diversos conceitos teóricos encontram implementações similares em *software* e em *hardware*. Alguns dos conceitos computacionais básicos envolvem a representação e a manipulação de elementos numéricos e não numéricos. A base matemática utilizada para lidar com os elementos não numéricos é a lógica. Por sua vez, os elementos numéricos são trabalhados com o auxílio matemático dos sistemas de numeração. Mapeando-se os problemas reais em modelos matemáticos equivalentes, podem-se propor soluções adequadas em *software* e/ou em *hardware*.

Objetivo: A disciplina em questão visa apresentar ao participante fundamentos teóricos e práticos para análise e projeto de Circuitos Digitais Combinacionais e Sequenciais.

Resumo: A disciplina de Circuitos Digitais aborda os circuitos digitais básicos, divididos em duas classes: circuitos digitais combinacionais e circuitos digitais sequenciais. Inicialmente, são apresentados alguns conceitos básicos, buscando contextualizar a disciplina no âmbito do curso de graduação e apresentar os conceitos que serão necessários ao longo do curso. Dentro de um sistema lógico clássico ou binário, são apresentadas as funções lógicas, o que define as bases para a representação de informações não numéricas em circuitos digitais tradicionais. Procurando ferramentas matemáticas que possibilitem a minimização das expressões que representam uma função lógica, é apresentada a Álgebra de Boole, que representa um formalismo matemático para a estrutura algébrica da lógica clássica ou binária, comumente implementada pelos circuitos digitais tradicionais. A fim de utilizar as ferramentas algébricas de um modo sistemático, as formas padrões para representação de expressões booleanas são definidas e algumas delas são destacadas como as formas de expressões booleanas adequadas a um processo sistemático de simplificação das mesmas. Um processo algébrico para a simplificação sistemática de expressões booleanas é definido. Com a intenção de simplificar o processo algébrico de simplificação, é apresentado o Mapa de Karnaugh, que representa uma ferramenta tabular para a simplificação sistemática de expressões booleanas. Sistemas de numeração são discutidos, o que define as bases para a representação de quantidades numéricas em circuitos digitais. A partir do que foi apresentado, são analisados e projetados alguns circuitos digitais combinacionais básicos utilizados em sistemas digitais. Os circuitos digitais sequenciais são definidos como circuitos digitais combinacionais realimentados, o que imprime a característica de memória nos mesmos. O primeiro tipo de circuito digital sequencial abordado são os elementos básicos de armazenamento, genericamente conhecidos como *flip-flops*, que são utilizados como elementos de memória para os demais circuitos sequenciais. Os circuitos sequenciais

são classificados como *level-mode* e *pulsed*. São definidas quatro subclasses para o tipo *pulsed*: *pulse mode*, *ripple-clock*, *controlled-clock* e *clock-mode*. Focando na subclasse *clock-mode*, são estudadas as suas características e os procedimentos, as técnicas e as ferramentas de análise e de projeto para circuitos da subclasse.

Resultados esperados: Espera-se que, ao final do curso, o participante seja capaz de: (i) entender a modelagem lógica binária de problemas reais; (ii) realizar o mapeamento de um modelo lógico binário em um modelo algébrico booleano; (iii) utilizar as ferramentas algébricas para minimizar as expressões booleanas; (iv) conseguir analisar e projetar circuitos digitais combinacionais básicos; (v) entender o modelo de circuito combinacional realimentado que representa a estrutura utilizada para descrever circuitos sequenciais; (vi) entender o funcionamento e as características dos elementos básicos de armazenamento (*flip-flops*) fundamentais; (vii) entender as classificações adotadas para os circuitos sequenciais; (viii) conhecer as características dos circuitos sequenciais classificados como *clock-mode*; (ix) conseguir analisar e projetar circuitos digitais sequenciais simples, do tipo *clock-mode*.

Metodologia: Para comunicação entre as partes, é prevista a utilização das seguintes ferramentas: *E-mail*, Telegram, WhatsApp e telefonia convencional. Para gestão da disciplina, será usada a ferramenta Google Classroom, recomendada pela UFF. No caso da realização de atividades remotas, será usada a ferramenta Google Meet, recomendada pela UFF. Para execução da parte prática do curso, será recomendado o uso de aplicativo de simulação para circuitos digitais que seja capaz de trabalhar com as seguintes descrições: desenho esquemático, código VHDL e código Verilog. Serão indicadas leituras preparatórias para cada aula. É previsto um total de duas aulas por semana, uma na 2^a feira e outra na 4^a feira, dentro do período letivo definido pela UFF. Cada aula será composta de dois tempos de cinquenta minutos, com um intervalo de dez minutos entre elas. O material de apoio autoral pode ser encontrado por meio dos seguintes URLs:

<http://www.telecom.uff.br/~delavega/>

<http://www.telecom.uff.br/pet/petws/index.php?pagina=downloads/apostilas> .

Avaliação: Poderão ser usados os seguintes instrumentos: (i) questionários de aula; (ii) exercícios de aula; (iii) trabalhos práticos semanais em aplicativo matemático ou de simulação; (iv) testes intermediários; (v) avaliações. Imediatamente ao final de cada aula, o aluno poderá ser submetido a um questionário e/ou a uma lista de exercícios, referentes ao conteúdo da respectiva aula. Semanalmente, poderão ser propostos trabalhos práticos sobre o conteúdo abordado, empregando simulador matemático ou de simulação, com prazo de uma semana para entrega. Em intervalos regulares, com agendamento, poderão ser aplicados testes, referentes aos conteúdos acumulados. Em intervalos regulares, com agendamento, poderão ser aplicadas avaliações, referentes aos conteúdos acumulados. Dependendo de quais instrumentos forem utilizados, uma fórmula específica de cálculo ponderado deverá ser utilizada para computar a nota final. Os seguintes exemplos ilustram algumas possibilidades hipotéticas:

$$\begin{aligned} \text{Nota_final_Exm1} &= 0.5 \text{ Média_aritmética_avaliações} + 0.2 \text{ Média_aritmética_testes} \\ &+ 0.2 \text{ Média_aritmética_trabalhos} + 0.1 \text{ Média_aritmética_questionários_e_exercícios} . \end{aligned}$$

$$\begin{aligned} \text{Nota_final_Exm2} &= 0.6 \text{ Média_aritmética_avaliações} + 0.3 \text{ Média_aritmética_testes} \\ &+ 0.1 \text{ Média_aritmética_questionários_e_exercícios} . \end{aligned}$$

$$\text{Nota_final_Exm3} = 0.7 \text{ Média_aritmética_avaliações} + 0.3 \text{ Média_aritmética_testes} .$$

$$\text{Nota_final_Exm4} = \text{Média_aritmética_avaliações}.$$

Cronograma: É previsto um total de duas aulas por semana, uma na 2^a feira e outra na 4^a feira, com duração máxima de duas horas por aula, dentro do período letivo definido pela UFF. As aulas deverão cumprir o estipulado no Quadro de Horários Oficial, definido pela Coordenação do Curso de Ciência da Computação (TGI/UFF). Uma estimativa para o planejamento das aulas que se pretende cumprir é apresentada no Anexo I.

Anexo I – Estimativa para o planejamento das aulas

Sem	Dia	Tópico	Observação
01	18/08	Apresentação da disciplina e contextualização do conteúdo. (Documentos: Oferta da disciplina + Conteúdo programático)	Cap. 1
	20/08	Circuitos digitais: Conceitos básicos.	Cap. 2 (até 2.8)
02	25/08	Circuitos digitais combinacionais: Conceitos básicos + Funções lógicas.	Cap. 3 e 4
	27/08	Circuitos digitais combinacionais: Funções lógicas (cont.).	Cap. 4
03	01/09	Circuitos digitais combinacionais: Funções lógicas (cont.).	Cap. 4
	03/09	Circuitos digitais combinacionais: Álgebra de Boole.	Cap. 5
04	08/09	Circuitos digitais combinacionais: Formas padrões para expressões booleanas.	Cap. 6
	10/09	Circuitos digitais combinacionais: Simplificação algébrica de expressões booleanas.	Cap. 7
05	15/09	Circuitos digitais combinacionais: Simplificação algébrica de expressões booleanas (cont.).	Cap. 7
	17/09	Avaliação 1.	
06	22/09	Circuitos digitais combinacionais: Mapa de Karnaugh.	Cap. 8
	24/09	Circuitos digitais combinacionais: Mapa de Karnaugh (cont.).	Cap. 8
07	29/09	Circuitos digitais combinacionais: Sistemas de numeração.	Cap. 9
	01/10	Circuitos digitais combinacionais: Sistemas de numeração (cont.).	Cap. 9

08	06/10	Circuitos digitais combinacionais: Sistemas de numeração (cont.).	Cap. 9
	08/10	Circuitos digitais combinacionais: Exemplos adicionais de projetos.	Cap. 10
09	13/10	Avaliação 2.	
	15/10	Livre.	Feriado.
10	20/10	Livre.	Agenda Acadêmica.
	22/10	Livre.	Agenda Acadêmica.
11	27/10	Livre.	Feriado.
	29/10	Circuitos digitais sequenciais: Conceitos básicos.	Cap. 11
12	03/11	Circuitos digitais sequenciais: Elementos básicos de armazenamento.	Cap. 12
	05/11	Circuitos digitais sequenciais: Elementos básicos de armazenamento (cont.).	Cap. 12
13	10/11	Circuitos digitais sequenciais: Elementos básicos de armazenamento (cont.).	Cap. 12
	12/11	Circuitos digitais sequenciais: Circuitos sequenciais <i>clock-mode</i> .	Cap. 13
14	17/11	Circuitos digitais sequenciais: Circuitos sequenciais <i>clock-mode</i> (cont.).	Cap. 13
	19/11	Circuitos digitais sequenciais: Circuitos sequenciais <i>clock-mode</i> (cont.).	Cap. 13
15	24/11	Circuitos digitais sequenciais: Circuitos sequenciais <i>clock-mode</i> (cont.).	Cap. 13
	26/11	Circuitos digitais programáveis: Conceitos básicos.	Cap. 16 + Tutorial
16	01/12	Circuitos digitais programáveis: Noções de <i>Hardware Description Language</i> (HDL).	Apostilas Demos
	03/12	Avaliação 3.	
17	08/12	VR.	
	10/12	Vista de notas.	
18	15/12	VS.	
	17/12	Vista de notas e Digitação de notas .	